



T.C.
NİĞDE ÖMER HALİSDEMİR ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ
ELEKTRİK-ELEKTRONİK MÜHENDİSLİĞİ ANABİLİM DALI

DOĞRU AKIM MOTOR HIZ KONTROLÜ İÇİN KESİRLİ DERECELİ Pİ
DENETLEYİCİ TASARIMI VE ZAMAN GECİKMESİNE BAĞLI KARARLILIK
ANALİZİ

RECEP BOLAT

Eylül 2019

T.C.
NİĞDE ÖMER HALİSDEMİR ÜNİVERSİTESİ
FEN BİLİMLERİ ENSTİTÜSÜ
ELEKTRİK-ELEKTRONİK MÜHENDİSLİĞİ ANABİLİM DALI

DOĞRU AKIM MOTOR HIZ KONTROLÜ İÇİN KESİRLİ DERECELİ Pİ
DENETLEYİCİ TASARIMI VE ZAMAN GECİKMESİNE BAĞLI KARARLILIK
ANALİZİ

RECEP BOLAT

Yüksek Lisans Tezi

Danışman

Prof. Dr. Saffet AYASUN

Eylül 2019

Recep BOLAT tarafından **Prof. Dr. Saffet AYASUN** danışmanlığında hazırlanan
“**DOĞRU AKIM MOTOR HIZ KONTROLÜ İÇİN KESİRLİ DERECELİ Pİ
DENETLEYİCİ TASARIMI ve ZAMAN GECİKMESİNE BAĞLI KARARLILIK
ANALİZİ**” adlı bu çalışma jürimiz tarafından Niğde Ömer Halisdemir Üniversitesi Fen
Bilimleri Enstitüsü **Elektrik-Elektronik Mühendisliği** Anabilim Dalı’nda Yüksek
Lisans tezi olarak kabul edilmiştir.

Başkan

: Prof. Dr. Saffet AYASUN

Üye

: Prof. Dr. Ersan KABALCI

Üye

: Dr. Öğretim Üyesi Engin Cemal MENGÜÇ

ONAY:

Bu tez, Fen Bilimleri Enstitüsü Yönetim Kurulunca belirlenmiş olan yukarıdaki jüri
üyeleri tarafından /.... /20. . . . tarihinde uygun görülmüş ve Enstitü Yönetim
Kurulu’nun /.... /20. . . . tarih ve sayılı kararıyla
kabul edilmiştir.

..... /..... /2019

Prof. Dr. Murat BARUT

MÜDÜR

TEZ BİLDİRİMİ

Tez içindeki bütün bilgilerin bilimsel ve akademik kurallar çerçevesinde elde edilerek sunulduğunu, ayrıca tez yazım kurallarına uygun olarak hazırlanan bu çalışmada bana ait olmayan her türlü ifade ve bilginin kaynağına eksiksiz atıf yapıldığını bildiririm.



Recep BOLAT

ÖZET

DOĞRU AKIM MOTOR HIZ KONTROLÜ İÇİN KESİRLİ DERECELİ PI DENETLEYİCİ TASARIMI VE ZAMAN GECİKMESİNE BAĞLI KARARLILIK ANALİZİ

BOLAT, Recep

Niğde Ömer Halisdemir Üniversitesi

Fen Bilimleri Enstitüsü

Elektrik-Elektronik Mühendisliği Anabilim Dalı

Danışman

: Prof. Dr. Saffet AYASUN

Eylül 2019, 36 sayfa

Bu çalışmada, DC motor hız kontrolü için kesirli dereceli PI denetleyici tasarımı ve zaman gecikmesine bağlı kararlılık analizi sunulmaktadır. Haberleşme ağına bağlı kontrol sistemleri tarafından kullanılan ölçüm cihazları ve iletişim bağlantıları, önemli ölçüde zaman gecikmesine neden olur. Gecikme payı, DC motor hız kontrol sisteminin marjinal olarak kararlı olduğu maksimum gecikme süresi olarak tanımlanır. Bir DC motor hız kontrol sisteminin tüm kararlı kılıcı PI denetleyici kazanımlarını zaman gecikmesini hesaplamak için etkili ve basit bir yöntem önerilmiştir. Yöntem, kullanıcı tarafından tanımlanan kesir dereceli integral sabiti, oransal kazanç ve integral kazançları dikkate alarak maksimum zaman gecikmesini hesaplamaktadır. Elde edilen sonuçlar, belirlenen maksimum zaman gecikmesinden büyükse eğer sistemin kararsız hale geldiğini gösterir. Teorik gecikme payı sonuçları, Matlab/Simulink programı ile doğrulanır.

Anahtar Sözcükler: DC motor hız kontrolü, gecikme sistemleri, kontrol tasarımı, kararlılık, zaman

gecikmesi

SUMMARY

DESIGN OF FRACTIONAL ORDER PI CONTROLLER for DC MOTOR SPEED CONTROL AND TIME DELAY-DEPENDENT STABILITY ANALYSIS

BOLAT, Recep

Nigde Ömer Halisdemir University

Graduate School of Natural and Applied Sciences

Department of Electrical and Electronics Engineering

Supervisor : Prof. Dr. Saffet AYASUN

September 2019, 36 pages

In this study, design of fractional order PI controller for DC motor speed control and time delay-dependent stability analysis are presented. The measurement devices and communications links used by networked control system, cause a significant amount of time delays. The delay margin is defined as the maximum amount of time delay for which the DC motor speed control system is marginally stable. An effective and simple a method is proposed to compute all stabilizing PI controller gains of a DC motor speed control system with communication time delay. The method, defined by the user calculates the maximum time delay by considering the values of the fractional of the integral constant, proportional gain and the integral gains. The obtained results, indicate that the system becomes unstable if the time delay exceeds the delay margin at a given set of parameters. Theoretical delay margin results are verified with the Matlab/Simulink program.

Keywords: DC motor speed control, delay systems, control design, stability, time delay

ÖN SÖZ

Bu tez çalışması boyunca bilgi ve tecrübesi ile yönlendirerek gerek teknik bilgi gerekse de ilgili kaynaklara ulaşma konusunda destek ve yardımlarını esirgemeyen değerli danışmanım Prof. Dr. Saffet AYASUN'a sonsuz teşekkürlerimi sunarım. Ayrıca tez çalışmam sırasında bilimsel katkılarını esirgemeyen hocam Dr. Öğr. Üyesi Şahin SÖNMEZ'e ve Kamer GÖKBULUT'a teşekkürlerimi sunarım.

Son olarak maddi ve manevi olarak her zaman yanımda olan aileme sonsuz teşekkürlerimi sunarım.

İÇİNDEKİLER

ÖZET	iv
SUMMARY	v
ÖN SÖZ	vi
İÇİNDEKİLER	vii
ÇİZELGELER DİZİNİ	viii
ŞEKİLLER DİZİNİ	ix
SİMGE VE KISALTMALAR	x
BÖLÜM I GİRİŞ	1
BÖLÜM II GENEL BİLGİLER	4
2.1 Kesir Dereceli Zaman Gecikmeli DC Motor Kontrol Sistem Modeli	4
BÖLÜM III KARARLILIK ANALİZİ	9
3.1 Gecikme Payının Tanımı	9
3.2 Çözüm Metodu	11
BÖLÜM IV TEORİK SONUÇLAR VE SİMÜLASYON SONUÇLARI	18
4.1 Giriş	18
4.2 Teorik Sonuçlar	19
4.3 Matlab/Simulink ile Teorik Sonuçların Doğrulanması	21
BÖLÜM V SONUÇLAR	31
KAYNAKLAR	33
ÖZ GEÇMİŞ	36

ÇİZELGELER DİZİNİ

Çizelge 4.1. Sistem parametreleri	18
Çizelge 4.2. $\lambda=1$ için sistemin maksimum zaman gecikmesi sonuçları	23
Çizelge 4.3. $\lambda=0.6$ için sistemin maksimum zaman gecikmesi sonuçları	24

Çizelge 4.4. $\lambda=0.4$ için sistemin maksimum zaman gecikmesi sonuçları	26
Çizelge 4.5. $\lambda=1.2$ için sistemin maksimum zaman gecikmesi sonuçları	28



ŞEKİLLER DİZİNİ Şekil 2.1. Zaman gecikmeli bir DC motor hız kontrol sisteminin blok diyagramı.....**Hata! Yer işareti tanımlanmamış.**

Şekil 3.1. Zaman gecikmesine göre köklerin hareketinin gösterimi	10
Şekil 4.1. Zaman gecikmeli bir DC motor hız kontrol sisteminin Matlab/Simulink diyagramı	22
Şekil 4.2. $\lambda=1$, $K_p=0.9$, $K_i=0.6$ ve $\tau=0.0164$ s değerleri için kararlılık analizi	23
Şekil 4.3. $\lambda=0.6$, $K_p=0.9$, $K_i=0.6$ ve $\tau=0.0146$ s değerleri için kararlılık analizi	24
Şekil 4.4. $\lambda=0.6$, $K_p=0.9$, $K_i=0.6$ ve $\tau=0.01455$ s değerleri için kararlılık analizi	25
Şekil 4.5. $K_p=0.9$, $\lambda=0.6$, $K_i=0.6$ ve $\tau=0.01475$ s değerleri için kararlılık analizi	25
Şekil 4.6. $\lambda=0.4$, $K_p=0.9$, $K_i=0.6$ ve $\tau=0.01300$ s değerleri için kararlılık analizi	27
Şekil 4.7. $\lambda=0.4$, $K_p=0.9$, $K_i=0.6$ ve $\tau=0.01280$ s değerleri için kararlılık analizi	27
Şekil 4.8. $\lambda=0.4$, $K_p=0.9$, $K_i=0.6$ ve $\tau=0.01320$ s değerleri için kararlılık analizi	27
Şekil 4.9. $\lambda=1.2$, $K_p=0.9$, $K_i=0.6$ ve $\tau=0.0167$ s değerleri için kararlılık analizi	28
Şekil 4.10. $\lambda=1.2$, $K_p=0.9$, $K_i=0.6$ ve $\tau=0.0164$ s değerleri için kararlılık analizi	29
Şekil 4.11. $\lambda=1.2$, $K_p=0.9$, $K_i=0.6$ ve $\tau=0.0170$ s değerleri için kararlılık analizi	29

SİMGE VE KISALTMALAR

Simgeler	Açıklama
K_p	Oransal Denetleyici
K_i	İntegral Denetleyici
$\dot{I}_a$	Armatür Devresinin Akımı
R_a	Armatür Devresinin Direnci
L_a	Armatür Devresinin Endüktansı
W_m	Motor Açısal Hızı
T_e	Motor Tarafındaki Elektromanyetik Tork
T_l	Karşıt Yöndeki Mekanik Tork
J	Yükün ve Rotorun Birleşik Atalet Momenti

B	Yükün ve Motorun Eşdeğer Sürtünme Sabiti
K	Tork Sabiti
K_a	Geri Elektromotor Kuvvet Sabiti
τ_B	Geri Bildirim Gecikmesi
τ_F	İletişim Gecikmesi
τ	Zaman Gecikmesi
τ^*	Maksimum Zaman Gecikmesi

Kısaltmalar

Açıklama

NCS	Ağa Bağlı Kontrol Sistemi
FDS	Kesir Dereceli Gecikme Sistemleri
TDS	Zaman Gecikmeli Sistemler
FOS	Kesir Dereceli Sistemler
PI	Orantılı İntegral
EMF	Elektromotor Kuvvet

BÖLÜM I

GİRİŞ

Son yıllarda kesir dereceli hesaplamaların ve bilgisayar teknolojilerinin gelişmesiyle birlikte klasik PI ve PID denetleyicilere ek olarak kesir dereceli PI ve PID denetleyicilerin uygulama alanları artmıştır. PI ve PID denetleyicilerde, türev veya integral güç katsayı değeri bir olduğundan bu kontrolör tipi tam sayı dereceli denetleyicilerdir. Kesir dereceli hesaplamalar, kesir derecesi tam sayı olmayan integral ve türev denklemleri ile ilgilidir. $d y t^n () / dt^n$ ifadesinde n tam sayıdır. Fakat $d y t^a () / dt^a$ ifadesinde a kesirli bir değerdir. Kesir dereceli lineer dinamik sistem, Kesir dereceli lineer diferansiyel denklem ile tanımlanır ve laplace dönüşümü uygulanarak kesir dereceli sistemin transfer fonksiyonu elde edilir. Kesirli türev ve integral denklemleri son yıllarda ilgi ve araştırma konusu olmuştur ve kesir dereceli dinamik sistemlere ve kontrolörlere olan ilgi artmaktadır (Alomoush, 2010). Kesir dereceli PID, klasik PID kontrolörlere göre iki önemli avantajı vardır. Kontrol sisteminin tasarımında kullanımı daha esnektir ve kontrol edilen orijinal sistem kesir dereceli bir sistemse, sistemin dinamikleriyle ilgili çalışma fırsatı bulunabilir. Birçok uygulamada, klasik PID kontrolörlerin yerine kesir dereceli integral ve türev kontrolörleri kullanılarak, kesir dereceli sistemlerin davranışının ve kararlılığının artırılması sağlanmaktadır.

Endüstriyel, kimyasal ve biyolojik uygulamalardan kaynaklanan bir dizi dinamik prosedürü tanımlamak için zaman gecikme sistemleri kullanılmaktadır (Ayasun, 2009; Pakzad ve Moaveni, 2013; Pakzad ve Nekuoi, 2013; Pakzad ve Pakzad, 2011). Zaman gecikmeleri ölçüm cihazlarıyla gerçekleşir, çünkü geri besleme döngüsünde değişkenler ve sensörler veri işleme zaman kontrolünün aktarımı için iletim bağlantıları vardır. Yani; daha fazla gecikme kötü performansa ve dolayısıyla kararsızlığa neden olur. Girişte gecikmeler varsa ve açık bir döngü yoksa sisteme hiçbir etkisi olmayacaktır. Buna rağmen, bu tür sistemleri kontrol etmek için geri bildirim kullanılıyorsa, kapalı çevrim sistemlerine gecikme aktarılacaktır. Karakteristik denklemdeki herhangi bir gecikme, sistemde sınırsız bir kutup kalitesi ile sonuçlanacak ve bu da kararlılığın analiz edilmesinin çözülmesi gereken bir sorun olarak görülmesine neden olacaktır. Kesir dereceli zaman gecikme sistemleri ve bu tür zorluklarda matematiğin varlığı bu sistemlerde kararlılık

analizi tamsayı sistemlerden çok daha karmaşıktır. Son yıllarda birçok mühendislik problemine kesir dereceli gecikme sistemleri (FDSs) uygulanmıştır (Pakzad ve Moaveni, 2013). Bu sistemler hem zaman gecikmeli sistemleri (TDSs) hem de kesir dereceli sistemleri (FOSs) içerir. Madde ve enerjinin taşınması sırasında meydana gelen gecikmeyi matematiksel olarak ifade etmek için zaman gecikmesi kullanılmıştır. Diğer taraftan, kesir dereceli türevli bir denetleyici, tamsayı dereceli türevli bir denetleyicilerden daha iyi performans sağlayabilir. Böylece kesir dereceli gecikmeli sistem, zaman gecikmeli sistem üzerinde de kesir dereceli denetleyici uygulayarak sonuçlanır (Pakzad ve Pakzad, 2017).

Geri besleme kontrolünde kesir dereceli zaman gecikmesi konusu, ağı bağlı kontrol sistemlerinin (NCS) çoğalmasi ile büyük ilgi görmüştür (Antsaklis ve Baillieul, 2004; Tipsuwan ve Chow, 2003). Ağ tarafından tetiklenen gecikme olarak bilinen NCS'lerdeki zaman gecikmeleri, sensör-kontrolör gecikmesi ve kontrolör-akçuatör gecikmesinden oluşur. İletişim ağlarındaki ilerlemeler, ağı bağlı gecikmenin büyüklüğünü önemli ölçüde azaltmış olsa da, bir kontrol sistemi tasarlariken göz ardı edilemez. Zaman gecikmelerinin kontrol sistemlerinin performansını düşürebileceği ve hatta kapalı devre sistemini kararsız hale getirebileceği iyi bilinmektedir (Kim vd., 2003; Tipsuwan ve Chow, 2003).

Tam sayı dereceli sistemlerden farklı olarak kesir dereceli sistemlerde maksimum zaman gecikmesinin hesabı daha karmaşık ve zor olabilmektedir. Zaman gecikmeli ve kesir derecesi içeren sistemlerde maksimum zaman gecikmesi hesabının yapılabilmesi için, (Pakzad ve Nekoui, 2014; Pakzad ve Nekuoi, 2013; Pakzad vd., 2013a) tarafından yapılan çalışmalarda kesir dereceli sistemi bir dönüşüm eşitliği yardımıyla tam sayı dereceli klasik bir polinom haline getirilmektedir. Dönüşüm işlemi yapıldıktan sonra direkt metot veya rekasius yerine koyma yöntemi yardımıyla sistemin maksimum zaman gecikmesi hesabı yapılmaktadır. Bu sayede, kesir dereceli sistemdeki işlem karmaşıklığı daha basit bir hale indirgenmektedir.

Zaman gecikmeli DC motor kontrol sisteminde kesir dereceli PI denetleyici kullanılması durumunda (Pakzad vd., 2013b) tarafından önerilen algoritma kullanılarak sistemin sınırdaki kararlı olacağı maksimum zaman gecikmesi hesabı yapılabilir. Buna ek olarak, kararlılık için maksimum zaman gecikmesinin bilinmesi yeterli olabilir. Bu çalışmada

kullanılacak olan direkt metot sayesinde sistemin kesir dereceli kontrolörün farklı parametre şartları altında zaman gecikmesi analizi gerçekleştirilmiştir. Elde edilen bu analiz değerlerinin doğruluğunu göstermek için benzetim çalışmaları yapılmıştır. Benzetim çalışmaları, kesir dereceli sistemlerin kararlılık analizinde etkin olarak kullanılan (Tepljakov, 2011; Tepljakov vd., 2011) tarafından önerilen FOMCON toolbox yardımıyla yapılmıştır.

Tezin sonraki bölümleri şu şekilde organize edilmiştir; 2. Bölümde sistemin karakteristik denkleminin nasıl elde edildiğinden bahsedilmiştir. 3. Bölümde kullanılan yöntemden ve maksimum zaman gecikmesinin hesaplanmasından ayrıntılı olarak bahsedilmiştir. 4. Bölümünde ise elde edilen sonuçlar Matlab/Simulink'te test edilmiştir ve 5. Bölümünde de elde edilen çıktılar irdelenmiştir.

BÖLÜM II

GENEL BİLGİLER

2.1 Kesir Dereceli Zaman Gecikmeli DC Motor Kontrol Sistem Modeli

DC motor kontrol sistemi, zaman gecikmelerinin sistem dinamiği üzerindeki istenmeyen etkilerinin gözlemlendiği tipik bir kontrol sistemi örneğidir (Tipsuwan ve Chow, 2003).

DC motor kontrol sistemleri genelde zaman gecikmeleri dikkate alınmadığında kararlı sistemlerdir. Bununla birlikte, kaçınılmaz zaman gecikmeleri DC motor bir ağ üzerinden kontrol edildiğinde kapalı çevrim sistemini kararsız hale getirebilir. Bu nedenle, bir ağ kontrollü DC motorun kararlılık analizi için iletişim ve ölçüm gecikmeleri bir denetleyici tasarımı sürecinde dikkate alınmalı ve zaman gecikmesi ve denetleyici parametreleri açısından kararlılık sınırlarını hesaplamak için yöntemler geliştirilmelidir.

Belirli bir denetleyici parametresi seti için zaman gecikmesi açısından sistem kararlılığı sınırının tarifi, sistemin kararlı olacağı şekilde gecikme payı olarak bilinen maksimum gecikme sürelerinin hesaplanmasını içerir. Öte yandan, kararlılık bölgesi olarak bilinen, mümkün olan tüm denetleyici parametrelerini, kararlı çalışmasını garanti eden belirli bir zaman gecikmesi için tanımlamaya ihtiyaç duyulmaktadır. Bu tür kararlılık sınırları, ağ kaynaklı gecikmelerdeki belirsizliğin kaçınılmaz olduğu durumlarda uygun bir denetleyici tasarlamamıza yardımcı olur. Bildiğimiz kadarıyla, literatürde ağa bağlı DC motor hız kontrol sistemlerinin kararlılığı kapsamlı bir şekilde analiz edilmemiştir ve belirli bir gecikme süresi için kontrol parametreleri açısından kararlılık sınırının tanımı bildirilmemiştir.

Zaman gecikmeli sistemlerin kararlılık analizinde mevcut çalışmalar çoğunlukla belirli bir denetleyici parametresi seti için kararlılık gecikme payı hesaplamasına odaklanmaktadır. Gecikme payı hesaplama yöntemleri, frekans düzleminde direkt ve zaman düzleminde dolaylı yöntem olmak üzere iki ana tarihe ayrılabilir. Frekans bölgesi yaklaşımlarının ana hedefi, sistemin marjinal olarak kararlı olacağı karakteristik denklemin tamamen sanal köklerini hesaplamaktır. Aşağıdaki üç yöntem, gecikme payı hesaplamasında sıkça kullanılan yöntemlerdir:

i) Schur-Cohn yöntemi (Chen vd., 1995); ii) Karakteristik denklemde üstel terimlerin yok edilmesi (Walton ve Marshall, 1987); iii) Rekasius ikamesi (Olgac ve Sipahi, 2002).

Bu direkt yöntemler arasında üstel terimlerin ortadan kaldırılmasına dayanan yöntem, sabit iletişim gecikmeli (Ayasun, 2013) DC motor hız kontrol sisteminin gecikmeli pay hesaplamasına uygulanmıştır. Lyapunov kararlılık teorisini ve doğrusal matris eşitsizliklerini (LMI) kullanan dolaylı zaman düzlemi yöntemleri, bir PI denetleyicisiyle zaman gecikmeli dinamik sistemlerin gecikme paylarını tahmin etmek için kullanılmıştır (Chen vd., 2007).

Bu çalışmada, kesir dereceli zaman gecikmeli DC motor hız kontrol sisteminin kullanıcı tarafından tanımlanan kesir değerli integral sabiti, oransal integral kazanç payları ile istenen dinamik performansını sağlayan tüm kararlı kılıcı PI denetleyici parametrelerini hesaplamak için daha önceki çalışma (Ayasun, 2013) genişletilmiştir. Bu method ile karakteristik denklemin maksimum zaman gecikmesini bulmak amaçlanmıştır.

Kontrol döngüsüne zaman gecikmesi olan bir DC motor sisteminin blok diyagramı Şekil 1'de gösterilmektedir. Bir yükü yönlendiren bir DC motorun dinamiği, mekanik sistemin diferansiyel denklemi ve armatür devresinin gerilim-akım denklemleri ile tanımlanmaktadır (Tipsuwan ve Chow, 2003).

$$J \frac{dw_m}{dt} + Bw_m + T_l = T_e = K\dot{I}_a$$

$$u(t) = v_a = e_a + R_a \dot{I}_a + L_a \frac{di_a}{dt} \quad (2.1)$$

Burada $u = v_a$ armatür sargısı giriş gerilimi, R_a ve L_a armatür devresinin akım, direnç ve endüktansını; $e_a = K_a w_m$ geri elektromotor kuvvet (EMF) voltajıdır (üretilen hız voltajıdır); w_m motorun açısal hızını; T_e ve T_l motor tarafından geliştirilen elektromanyetik tork ve karşıt yöndeki mekanik yük torkudur; J , yükün ve rotorun birleşik atalet momentidir, B , yükün ve motorun eşdeğer yapışkan sürtünme sabitidir; K ve K_a

sırasıyla tork sabiti ve geri EMF sabitidir. DC motorun transfer fonksiyonu şu şekilde elde edilebilir:

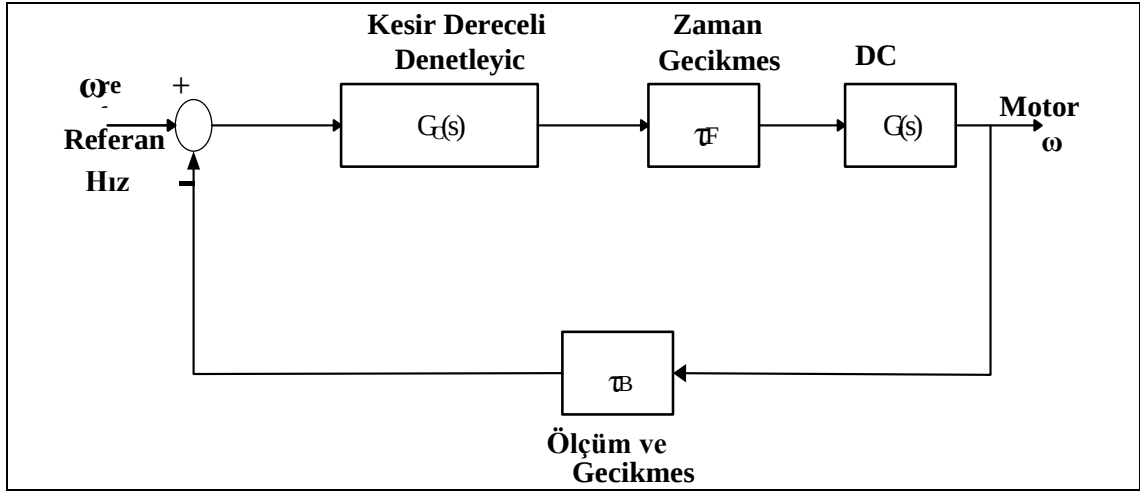
$$G(s) = \frac{\frac{K}{JL_a}}{s^2 + \left(\frac{R_a}{L_a} + \frac{B}{J}\right)s + \frac{R_a B + K K_a}{JL}} \quad (2.2)$$

Endüstride sıkça kullanılan tam sayılı PI denetleyici yapısına ek olarak kesir dereceli PI denetleyiciler de sıkça kullanılmaktadır. FOPI (PI^λ) denetleyiciler, λ integrali ifadesini içeren kesirli değerlerdir. Kontrolörün transfer fonksiyonunun genel ifadesi Denklem (2.3) ile verilmiştir.

$$G_C(s) = K_P + \frac{K_I}{s^\lambda} \quad (2.3)$$

Burada K_P ve K_I sırasıyla oransal ve integral kazançlardır. Oransal kazanç, birim basamak değişikliğinden sonraki açısal hız artış oranını etkiler. İntegral kazanç, ilk aşımın ardından açısal hızı ayarlama süresini etkiler. İntegral denetleyici, orijininde bir kutup ekler ve sistem derecesini bir arttırır ve sürekli durum hatasını azaltır. PI denetleyicisinin birlikte olan etkisi istenilen performansa ulaşmak için hız kontrol sisteminin tepkisini şekillendirecektir.

FOPI klasik PI denetleyicilere göre iki önemli özelliği vardır. Bu özellikler, kesirli denetleyicilerin kullanımı bir kontrol sisteminin tasarımında daha fazla esneklik sağlar ve kontrol edilebilen orijinal sistem kesirli bir sistem ise sistemin dinamik davranışlarını ayarlama daha iyi bir fırsat elde edilir (Alomoush, 2010).



Şekil 2.1. Zaman gecikmeli bir DC motor hız kontrol sisteminin blok diyagramı

Şekil 2.1'de gösterildiği gibi, geri besleme döngüsündeki tüm zaman gecikmeleri, çıkış ile denetleyici arasında bir geri besleme gecikmesi (τ_B) ile birleştirilir. Bu gecikme, ölçüm ve iletişim gecikmelerini (sensörden denetleyiciye olan gecikmeyi) gösterir. Denetleyici işleme ve iletişim gecikmesi (τ_F) (denetleyiciden aktüatör gecikmesine), denetleyici ve DC motor arasındaki ileri transfer yoluna yerleştirilir. Kararlılık analizi için aşağıda DC motor kontrol sisteminin zaman gecikmeli karakteristik denklemi gereklidir (Ayasun, 2013).

$$\Delta(s, \tau, \lambda) = P(s^\lambda) + Q(s^\lambda)e^{-s\tau} = 0 \quad (2.4)$$

Burada $\tau = \tau_B + \tau_F$ toplam süre gecikmesidir. $P(s)$, $Q(s)$, denklem (2.2)'de verilen gerçek katsayılarla sahip polinomlardır.

Kesirli dereceli PI denetleyicinin karakteristik denklemi şu şekildedir;

$$\Delta(s, \tau, \lambda) = p_3(s)^{2+\lambda} + p_2(s)^{1+\lambda} + p_1(s)^\lambda + (q_1s^\lambda + q_0)e^{-s\tau} = 0$$

$$P(s) = p_3(s)^{2+\lambda} + p_2(s)^{1+\lambda} + p_1(s)^\lambda$$

$$Q(s) = q_1(s)^\lambda + q_0$$

$$p_3 = 1, p_2 = \frac{R_a}{L_a} + \frac{B}{J}, p_1 = \frac{R_a B + K K_a}{J L_a}$$

$$q_1 = \frac{K K_p}{J L_a}, q_0 = \frac{K K_1}{J L_a} \quad (2.5)$$

Denklem (2.5)'te verilen karakteristik denklemin köklerini DC motor hız kontrol sisteminin kararlılığını analiz etmek için kullanılmaktadır. Sonraki bölümde, önerilen teorik yöntem ayrıntılı olarak açıklanmakta ve gecikme paylarını hesaplamak için bir formül türetilmektedir.

BÖLÜM III

KARARLILIK ANALİZİ

3.1 Gecikme Payının Tanımı

Zaman gecikmeli sistemlerin kararlılık çalışmalarının temel amacı sistemin kararlılığını garanti edecek herhangi bir sistem parametresi seti için gecikme koşullarını belirlemektir. Gecikmeli sistemlerde ($\tau=0$ anında), uyarma sisteminin kararlılığı, denklem (3.1) ile tanımlanan sistemin karakteristik denkleminin köklerinin konumuna bağlıdır. Denklem (3.1)'in köklerinin τ zaman gecikmesinin bir fonksiyonu olduğu açıktır. τ değiştikçe bazı köklerin yeri değişebilir. Sistemin asimptotik olarak kararlı olabilmesi için denklem (3.1)'deki karakteristik denklemin kökleri kompleks düzlemin sol yarı bölgesinde olmalıdır.

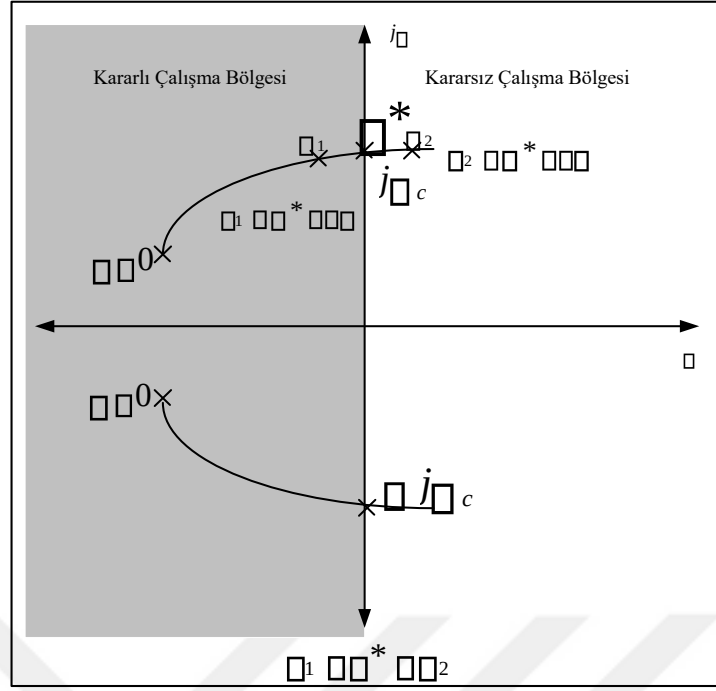
$$\Delta(s^\lambda, \tau) = P(s^\lambda) + Q(s^\lambda)e^{-s\tau} = 0 \quad (3.1)$$

$$\Delta(s^\lambda, \tau) \neq 0, \forall s \in C^+ \quad (3.2)$$

C^+ , kompleks düzlemin sağ yarım düzlemini temsil eder.

Sistem parametrelerine bağlı olarak, τ gecikmesinden dolayı iki farklı olası asimptotik kararlılık türü vardır (Mori, 1985):

- (i) Gecikmeden bağımsız kararlılık: denklem (3.1)'deki karakteristik denklem, (3.2)'deki kararlılık koşulu ifadesi, gecikmenin tüm pozitif ve sonlu değeri için $\tau \in [0, \infty)$ olduğunda, gecikmeden bağımsız olarak söylenmektedir.
- (ii) Gecikmeye bağlı kararlılık: denklem (3.1)'deki karakteristik denklem, denklem (3.2)'deki kararlılık koşulu ifadesi, gecikme aralığına, $\tau \in [0, \tau^*)$, ait bazı gecikme değerleri için geçerliyse ve $\tau \geq \tau^*$ gecikmesi diğer değerler için ihmal edilirse, gecikmeye bağlı denir.



Şekil 3.1. Zaman gecikmesine göre köklerin hareketinin gösterimi

Gecikmeye bağlı durumda, karakteristik denklemin kökleri $s=0$ 'dan başlamak üzere s gecikmesi arttıkça hareket eder. Şekil 3.1, köklerin hareketini göstermektedir. Gecikmesiz sistemin ($\tau=0$) kararlı olduğu varsayılmaktadır. Sistem parametrelerinin pratik değerleri için toplam gecikme ihmal edildiğinde uyarma kontrol sistemi kararlı olduğundan bu gerçekçi bir varsayımdır (Kundur vd., 1994). Zaman gecikmesi τ arttıkça kompleks düzlemin sol yarı bölgesinde bir çift kompleks kökün hareket ettiği gözlemlenir. $\tau>0$ sonlu bir değer için, kökler sanal eksen keser ve sağ yarı düzleme geçer. Karakteristik denklemin tamamen sanal köklere sahip olduğu zaman gecikmesi değeri τ_c , sistemin, bu sınırdan daha düşük herhangi bir gecikme için kararlı olacağı gecikme boyutundaki üst sınırdır.

Eşitlik (3.1)'ün kararlılık özelliklerini tamamen karakterize etmek için önce parametrelerin herhangi bir seti için sistemin gecikmeden bağımsız olarak kararlı olup olmadığı belirlenmeli ve gecikmeye bağlı kararlı ise, gecikme boyutundaki üst sınırın sistem parametreleri açısından gecikme payı τ hesaplanmalıdır. İlgilenilen kararlılık sorunu şu şekilde ifade edilebilir:

Sonraki bölümde, kararlılığın gecikme bağımlılığını değerlendirmek için bir kriter sağlayan pratik bir yaklaşım ve gecikmeye bağlı durumda gecikme payını hesaplamak için analitik bir yöntem sunulmuştur.

3.2 Çözüm Metodu

Sistemin asimptotik olarak kararlı olması için gerekli ve yeterli koşul, karakteristik denklemin köklerinin kompleks düzlemin sol yarısında olmasıdır. Tek gecikme durumunda, problem Δ^* 'nın değerlerini, s düzleminin sanal ekseninde bulmaktır. Açıkça, $\Delta(s^\lambda, \Delta)=0$; s ve Δ 'nın sanal eksenini geçebilecek ya da olmayabilecek bir fonksiyondur. Basit bir şekilde ifade edebilmek için, $\Delta(s^\lambda, 0)=0$ 'ın tüm köklerinin sol yarı bölgede olduğunu varsayalım. Yani, bu durumda gecikmesiz sistem kararlıdır. Eğer bazı Δ değerleri için $\Delta(s^\lambda, \Delta)=0$, $s=j\Delta$ 'da sanal ekseninde köke sahipse, aynı Δ ve Δ değeri için $\Delta(-s^\lambda, \Delta)=0$ yapar. Dolayısıyla sanal ekseninde kök aramak, $\Delta(s^\lambda, \Delta)=0$ ve $\Delta(-s^\lambda, \Delta)=0$ için ortak bir köke sahip olan Δ değerlerini bulmayı kolaylaştırır. Aşağıda bu durumun matematiksel açıklaması verilmektedir.

Denklem (3.1) verilen karakteristik denklemin üstel terimlerini yok ederek denklemin reel köklerini aşağıdaki bulabiliriz. Üstel terimin eliminasyon yöntemi, (Pakzad vd., 2013a) tarafından kesir dereceli sistemlerde maksimum zaman gecikmesinin

hesaplanması için düzenlenerek önerilmiştir. Bu bölümde, kesir derecesi içeren zaman gecikmeli sistemlerde zaman gecikmesinin teorik olarak hesaplanması için (Pakzad vd., 2013a) tarafından önerilen denklemler düzenlenmiştir. Böylece, zaman gecikmesi içeren kesir dereceli sistemlerde istenilen kararlılık sınırını göstermesi belirlenmiştir. Bu yöntemle, Denklem (3.1) ile verilen karakteristik denklemde herhangi bir yaklaşıklık kullanılmadan üstel terimler elimine edilir ve karakteristik denklem üstel terim içermeyen yeni bir karakteristik polinoma dönüştürülür. Eşitlik (3.6)'da verilen $P(j^\lambda \omega^\lambda)$, $P(-j^\lambda \omega^\lambda)$ ve $Q(j^\lambda \omega^\lambda)$, $Q(-j^\lambda \omega^\lambda)$ polinomlar için son olarak elde edeceğimiz eşitlik şu şekilde olacaktır:

$$P(s^\lambda) + Q(s^\lambda)e^{-s\tau} = 0$$

$$P(-s^\lambda) + Q(-s^\lambda)e^{s\tau} = 0 \quad (3.3)$$

$$\Delta(s, \tau, \lambda) = p_3s^{2+\lambda} + p_2s^{1+\lambda} + p_1s^\lambda + (q_1s^\lambda + q_0)e^{-s\tau} = 0$$

$$\Delta(-s, \tau, \lambda) = p_3s^{2+\lambda} + p_2s^{1+\lambda} + p_1s^\lambda + (q_1s^\lambda + q_0)e^{-s\tau} = 0 \quad (3.4)$$

(3.3) ve (3.4)'deki polinomların üslü terimleri elimine edersek böylece aşağıdaki polinomu elde ederiz:

$$P(s^\lambda)P(-s^\lambda) - Q(s^\lambda)Q(-s^\lambda) = 0$$

Verilen eşitlikteki polinomların değerlerini yerlerine koyduğumuzda ortaya çıkan ifade aşağıdaki gibi olur.

$$(p_3(s)^{2+\lambda} + p_2(s)^{1+\lambda} + p_1(s)^\lambda + (q_1(s)^\lambda + q_0)e^{-s\tau})(p_3(s)^{2+\lambda} + p_2(s)^{1+\lambda} + p_1(s)^\lambda + (q_1(s)^\lambda + q_0)e^{-s\tau}) - ((q_1(j\omega_c)^\lambda + q_0)e^{-s\tau})((q_1(j\omega_c)^\lambda + q_0)e^{-s\tau}) = 0 \quad (3.6)$$

Kararlılık bölgesinin sınırını elde etmek için, denklem (3.4) 'teki karakteristik denklemi $s = j\omega_c$ ve $\omega_c > 0$ ile aşağıdaki gibi değiştiririz.

$$P(j\lambda\omega\lambda) = p_3(we^{j\pi/2})^{2+\lambda} + p_2(we^{j\pi/2})^{1+\lambda} + p_1(we^{j\pi/2})^\lambda = 0$$

$$P(-j\lambda\omega\lambda) = p_3(we^{-j\pi/2})^{2+\lambda} + p_2(we^{-j\pi/2})^{1+\lambda} + p_1(we^{-j\pi/2})^\lambda = 0 \quad (3.6)$$

ve

$$Q(j\lambda\omega\lambda) = q_1(we^{j\pi/2})^\lambda + q_0 \quad Q(-j\lambda\omega\lambda) = q_1(we^{-j\pi/2})^\lambda + q_0 \quad (3.7)$$

Yukarıdaki polinomlardan yararlanarak oluşturulan $W(\omega^2)$ eşitliği ise:

$$W(\omega^2) = P(j\lambda\omega^\lambda)P(-j\lambda\omega^\lambda) - Q(j\lambda\omega^\lambda)Q(-j\lambda\omega^\lambda) = 0 \quad (3.8) \quad (3.6) \text{ ve } (3.7)'de \text{ verilen } P(j\lambda\omega^\lambda), P(-j\lambda\omega^\lambda) \text{ ve } Q(j\lambda\omega^\lambda), Q(-j\lambda\omega^\lambda) \text{ polinomlarını}$$

(3.8)'deki ifadede açık bir şekilde yerine konduğunda o zaman elde edilecek eşitlik şu şekilde olacaktır:

$$\begin{aligned} W(\omega^2) = & [p_3^2(\sqrt{w_c})^{4+2\lambda} + p_3p_2(\sqrt{w_c})^{3+2\lambda}e^{-\frac{j\pi}{2}} + p_3p_1(\sqrt{w_c})^{2+2\lambda}e^{-j\pi}] + \\ & [p_2p_3(\sqrt{w_c})^{3+2\lambda}e^{\frac{j\pi}{2}} + p_2^2(\sqrt{w_c})^{2+2\lambda} + p_2p_1(\sqrt{w_c})^{1+2\lambda}e^{-\frac{j\pi}{2}} + [p_1p_3(\sqrt{w_c})^{2+2\lambda}e^{j\pi} + \\ & p_1p_2(\sqrt{w_c})^{1+2\lambda}e^{\frac{j\pi}{2}} + p_1^2(\sqrt{w_c})^{2\lambda}] - [q_1^2(\sqrt{w_c})^{2\lambda} + q_1q_0(\sqrt{w_c})^\lambda e^{\frac{j\pi}{2}} + \\ & q_0q_1(\sqrt{w_c})^\lambda e^{-\frac{j\pi}{2}} + q_0^2] = 0 \end{aligned} \quad (3.9)$$

Denklem (3.9) elde ettiğimiz eşitlik denklem (3.10) daki gibi daha sade bir halde yazılabilir.

$$\begin{aligned} W(w_c) = & (p_3)^2(w_c)^{4+2\lambda} + [(p_2)^2 - 2p_3p_1](w_c)^{2+2\lambda} + [(p_1)^2 - (q_1)^2](w_c)^{2\lambda} + \\ & 2 \cos\left(\frac{\pi\lambda}{2}\right) q_1q_0(w_c)^\lambda - (q_0)^2 = 0 \end{aligned} \quad (3.10)$$

Burada p_1, p_2, p_3 ve q_0, q_1 katsayıları reel değerlerdir.

Eşitlik (3.10)'deki eşitlik w_c 'de sonludur; τ dan bağımsızdır ve denklem (3.10)'deki eşitliğin pozitif kökleri eşitlik (3.1)'deki polinomun sanal köklerini, yani $\square_c$ 'yi verir. Bu durumda $\square_c > 0$ olan pozitif reel kökü eşitlik (3.4)'ün sanal eksen üzerindeki köküne $s = \pm j\omega_c$ 'ye eşittir. Buna bağlı olarak eşitlik (3.10)'in çözümünden elde edilen köklere göre aşağıdaki sonuçlar ortaya çıkabilir (Pakzad ve Nekuoi, 2013):

- (i) Eşitlik (3.10) ile verilen polinomun $\tau \geq 0$ olan tüm sonlu değerleri için hiçbir pozitif reel kökü olmayabilir. Bu durumda da eşitlik (3.4)'de verilen yük frekans kontrol sisteminin sanal eksen üzerinde herhangi bir kökünün mevcut olmadığını ve sistemin eşitlik (3.4) ile verilen karakteristik denklemindeki tüm köklerin sanal eksenin sol yarı düzleminde olduğunu göstermektedir. Bu durumda da zaman gecikmesi, sistemin kararlılığını etkilememekte ve sistem zaman gecikmesinin

tüm $\tau \geq 0$ sonlu değerleri için, zaman gecikmesinden bağımsız her zaman kararlı olmaktadır.

- (ii) Eşitlik (3.10) ile verilen polinomun en az bir adet pozitif reel kökü olabilir. Bu durumda da eşitlik (3.4)'de verilen karakteristik denklemin sanal eksen üzerinde en az bir çift karmaşık eşlenik $s = \pm j\omega_c$ kökünün var olmasıdır. Bu durumda da; yük frekans sisteminin kararlılığı, zaman gecikmesine bağlı olarak değişmekte ve sistem, maksimum zaman gecikmesi τ değerinde sınırda kararlı durumda olmaktadır.

Eşitlik (3.10)'daki polinomun ilgili pozitif kökleri (ω_c 'nin değeri bulunur) ve bu polinomun çözümünden elde edilen pozitif reel ω değeri kullanılarak sistemin kararlı olacağı maksimum zaman gecikme değerleri için eşitlik (3.21) kullanılarak hesaplanır (Pakzad ve Nekoui; 2013):

$$\Delta(j\omega_c, \tau) = P(j\omega_c) + Q(j\omega_c)e^{-j\omega_c\tau} = 0$$

$$e^{-j\omega_c\tau} = \cos(\omega_c\tau) - j\sin(\omega_c\tau) = -\frac{P(j\omega_c)}{Q(j\omega_c)} \quad (3.11)$$

Maksimum zaman gecikmesi ise şu şekilde bulunur:

$$P(j\omega_c) = p_3(j\omega_c)^{2+\lambda} + p_2(j\omega_c)^{1+\lambda} + p_1(j\omega_c)^\lambda$$

$$Q(j\omega_c) = q_1(j\omega_c)^\lambda + q_0 \quad (3.12)$$

Üstel terimli ifadeleri açarsak eğer;

$$P(j\omega_c) = (p_3\omega_c^{2+\lambda}j^{2\lambda}) + (p_2\omega_c^{1+\lambda}j^{1\lambda}) + (p_1\omega_c^\lambda j^\lambda)$$

$$Q(j\omega_c) = (q_1\omega_c^\lambda j^\lambda) + q_0 \quad (3.13)$$

$j^\lambda = a + jb$ için tekrar düzenleme yaparsak;

$$P(jw_c) = -(a + jb)(p_3 * w_c^{2+\lambda}) + j(a + jb)(p_2 * w_c^{1+\lambda}) + (a + jb)(p_1 w_c^\lambda)$$

$$Q(jw_c) = (a + jb)(q_1 w_c^\lambda) + q_0 \quad (3.14) \quad P(jw_c)'yi \text{ ortak paranteze alıp } Q(jw_c)'yi \text{ de}$$

dağıtırsak eğer;

$$P(jw_c) = (a + jb)(-p_3 w_c^{2+\lambda} + jp_2 w_c^{1+\lambda} + p_1 w_c^\lambda)$$

$$Q(jw_c) = (aq_1 w_c^\lambda) + q_0 + (jbq_1 w_c^\lambda)$$

$$\frac{P(jw_c)}{Q(jw_c)} = \frac{[(a+jb)(-p_3 w_c^{2+\lambda} + jp_2 w_c^{1+\lambda} + p_1 w_c^\lambda)]}{(aq_1 w_c^\lambda) + q_0 + (jbq_1 w_c^\lambda)} \quad (3.15)$$

Denklem (3.9)'te paydayı eşleniği ile çarpıp düzenlersek eğer;

$$\frac{P(jw_c)}{Q(jw_c)} = [(a + jb)(aq_1 w_c^\lambda + q_0)(-p_3 w_c^{2+\lambda} + jp_2 w_c^{1+\lambda} + p_1 w_c^\lambda) - (a + jb)(jbq_1 w_c^\lambda)(-p_3 w_c^{2+\lambda} + jp_2 w_c^{1+\lambda} + p_1 w_c^\lambda)] / [(aq_1 w_c^\lambda + q_0)^2 - (bq_1 w_c^\lambda)^2] \quad (3.16)$$

$$\frac{P(jw_c)}{Q(jw_c)} = [(a^2 q_1 w_c^\lambda + aq_0 + jabq_1 w_c^\lambda + j bq_0)(-p_3 w_c^{2+\lambda} + jp_2 w_c^{1+\lambda} + p_1 w_c^\lambda) - (jabq_1 w_c^\lambda - b^2 q_1 w_c^\lambda)(-p_3 w_c^{2+\lambda} + jp_2 w_c^{1+\lambda} + p_1 w_c^\lambda)] / [(aq_1 w_c^\lambda + q_0)^2 - (bq_1 w_c^\lambda)^2] \quad (3.17)$$

$$\frac{P(jw_c)}{Q(jw_c)} = [(-a^2 q_1 w_c^\lambda p_3 w_c^{2+\lambda} + ja^2 q_1 w_c^\lambda p_2 w_c^{1+\lambda} + a^2 q_1 w_c^\lambda p_1 w_c^\lambda - aq_0 p_3 w_c^{2+\lambda} + jaq_0 p_2 w_c^{1+\lambda} + aq_0 p_1 w_c^\lambda - jabq_1 w_c^\lambda p_3 w_c^{2+\lambda} - abq_1 w_c^\lambda p_2 w_c^{1+\lambda} + jabq_1 w_c^\lambda p_1 w_c^\lambda - jbq_0 p_3 w_c^{2+\lambda} - bq_0 p_2 w_c^{1+\lambda} + jbq_0 p_1 w_c^\lambda) - (-jabq_1 w_c^\lambda p_3 w_c^{2+\lambda} - abq_1 w_c^\lambda p_2 w_c^{1+\lambda} + jabq_1 w_c^\lambda p_1 w_c^\lambda + b^2 q_1 w_c^\lambda p_3 w_c^{2+\lambda} - jb^2 q_1 w_c^\lambda p_2 w_c^{1+\lambda} - b^2 q_1 w_c^\lambda p_1 w_c^\lambda)] / [(aq_1 w_c^\lambda + q_0)^2 - (bq_1 w_c^\lambda)^2] \quad (3.18)$$

$$\begin{aligned}
\frac{P(j\omega_c)}{Q(j\omega_c)} = & [(-a^2 q_1 w_c^\lambda p_3 w_c^{2+\lambda} + j a^2 q_1 w_c^\lambda p_2 w_c^{1+\lambda} + a^2 q_1 w_c^\lambda p_1 w_c^\lambda - a q_0 p_3 w_c^{2+\lambda} + \\
& j a q_0 p_2 w_c^{1+\lambda} + a q_0 p_1 w_c^\lambda - j a b q_1 w_c^\lambda p_3 w_c^{2+\lambda} - a b q_1 w_c^\lambda p_2 w_c^{1+\lambda} + \\
& j a b q_1 w_c^\lambda p_1 w_c^\lambda - j b q_0 p_3 w_c^{2+\lambda} - b q_0 p_2 w_c^{1+\lambda} + j b q_0 p_1 w_c^\lambda) - \\
& (-j a b q_1 w_c^\lambda p_3 w_c^{2+\lambda} - a b q_1 w_c^\lambda p_2 w_c^{1+\lambda} + j a b q_1 w_c^\lambda p_1 w_c^\lambda + b^2 q_1 w_c^\lambda p_3 w_c^{2+\lambda} - \\
& j b^2 q_1 w_c^\lambda p_2 w_c^{1+\lambda} - b^2 q_1 w_c^\lambda p_1 w_c^\lambda)] / [(a q_1 w_c^\lambda + q_0)^2 - (b q_1 w_c^\lambda)^2] \quad (3.19)
\end{aligned}$$

Denklemleri biraz daha düzenli şekilde yazarsak eğer aşağıdaki denklemi elde ederiz:

$$\begin{aligned}
\frac{P(j\omega_c)}{Q(j\omega_c)} = & [(w_c^{2+2\lambda}(-a^2 q_1 p_3 - b^2 q_1 p_3) + w_c^{2\lambda}(a^2 q_1 p_1 + b^2 q_1 p_1) - a q_0 p_3 w_c^{2+\lambda} + \\
& a q_0 p_1 w_c^\lambda - b q_0 p_2 w_c^{1+\lambda}) + j(w_c^{1+2\lambda}(a^2 q_1 p_2 + b^2 q_1 p_2) + a q_0 p_2 w_c^{1+\lambda} - \\
& b q_0 p_3 w_c^{2+\lambda} + b q_0 p_1 w_c^\lambda)] / [(a q_1 w_c^\lambda + q_0)^2 - (b q_1 w_c^\lambda)^2] \quad (3.20)
\end{aligned}$$

Maksimum zaman gecikmesini aşağıdaki denklemden buluruz.

$$\begin{aligned}
\tau = \frac{1}{\omega_c} \tan^{-1} [& (w_c^{1+2\lambda}(a^2 q_1 p_2 + b^2 q_1 p_2) + a q_0 p_2 w_c^{1+\lambda} - b q_0 p_3 w_c^{2+\lambda} + b q_0 p_1 w_c^\lambda) / \\
& [(w_c^{2+2\lambda}(a^2 q_1 p_3 + b^2 q_1 p_3) + w_c^{2\lambda}(-a^2 q_1 p_1 - b^2 q_1 p_1) + a q_0 p_3 w_c^{2+\lambda} - \\
& a q_0 p_1 w_c^\lambda + b q_0 p_2 w_c^{1+\lambda})] \quad (3.21)
\end{aligned}$$

$$\cos(\omega_c \tau) = \operatorname{Re} \left\{ -\frac{P(j\omega_c)}{Q(j\omega_c)} \right\}$$

$$\sin(\omega_c \tau) = \operatorname{Im} \left\{ -\frac{P(j\omega_c)}{Q(j\omega_c)} \right\}$$

(3.10)'deki denklemlerden, zaman gecikmesinin üst sınırı τ için aşağıdaki gibi analitik bir denklemi elde edebiliriz:

$$\tau = \frac{1}{\omega_c} \tan^{-1} \left(\frac{\operatorname{Im} \left\{ \frac{P(j\omega_c)}{Q(j\omega_c)} \right\}}{\operatorname{Re} \left\{ -\frac{P(j\omega_c)}{Q(j\omega_c)} \right\}} \right) + \frac{2k\pi}{\omega_c} \quad k \in \mathbb{R}^+ \quad (3.22)$$

Burada ters tanjant işleminin sağ yarı düzlemde daima açılar verdiği belirtilmelidir. Eşitlik (3.10) ile verilen karakteristik polinomun tüm $\tau \in \mathbb{R}^+$ için pozitif reel kökleri sonlu sayıda olmalıdır. Bu reel köklerin ifadesi aşağıda verilmiştir:

$$\{\omega_c\} = \{\omega_{c1}, \omega_{c2}, \dots, \omega_{cq}\}$$

Her pozitif reel kök için reel kök için ω_{cm} , $m=1,2, \dots, q$, τ zaman gecikmesi değeri eşitlik (3.10)'daki gibi hesaplanır. Bu sonlu sayı q , sadece sistem derecesi n tarafından değil aynı zamanda polinom $P(s^\lambda)$, $Q(s^\lambda)$ katsayılarından da etkilenir. τ değerleri sonsuz sayıda zaman gecikmelerinin bir setini oluşturur.

$$\{\tau_m^*\} = \{\tau_1^*, \tau_2^*, \dots, \tau_\infty^*\}, m = 1, 2, \dots, q$$

Burada;

$$\tau_{r+1} - \tau_r = \frac{2\pi}{\omega_c}$$

Sonuç olarak maksimum zaman gecikmesini aşağıdaki gibi ifade edebiliriz.

Sistem tarafından tolere edilebilen maksimum zaman gecikmesi için $P(s^\lambda)$ polinomunun katsayıları (3.22)'deki eşitlikten açıkça görüldüğü üzere uyarıcıyla kesir dereceli PI denetleyicisinin kazançları ve zaman sabitlerinin kararlılığını korur.

Eşitlik (3.10)'daki polinomun pozitif kökleri için, $s=j\omega_c$ 'da kökün artan ω_c ile sanal eksen kesip kesmediğini kontrol etmemiz gerekiyor. Bu $Re \left[\frac{ds}{d\tau} \right]$ işareti ile belirlenebilir. Sanal eksen kesen köklerin, varlığı için gerekli koşul, kritik karakteristik köklerin sanal eksen kesme durumu olarak bilinen sıfırdan farklı hızla sanal eksen geçmesidir.

Sonraki bölümde teorik ve simülasyon sonuçlarını göreceğiz. Bu sonuçlara göre de sistemin kararlılığı hakkında yorum yapabileceğiz.

BÖLÜM IV

TEORİK SONUÇLAR VE SİMÜLASYON SONUÇLARI

4.1 Giriş

Bu bölümde geniş bir kesir dereceli PI kontrolör kazanç aralığı, maksimum zaman gecikmesi τ 'nın kararlılığı için (3.22)'de verilen eşitlik kullanılarak hesaplanır. Teorik maksimum zaman gecikmesi değerlerinde sistemin dinamik performansı

Matlab/Simulink programı yardımıyla yapılan benzetim çalışmalarıyla incelenmiştir. Bunun yanında analizde kullanılan uyarıcı kontrol sistemin kazanç ve zaman sabitlerini ise şöyle sıralanmaktadır (Bhowmik vd., 2004):

Çizelge 4.1. Sistem parametreleri

J	L_a	R_a	B	K	K_a	K_p	K_i	λ
$42.6 * 10^{-6}$ kgm^2	0.17 H	4.67 Ω	$47.3 * 10^{-6}$ Nm	$14.7 * 10^{-3}$ Nm/A	$14.7 * 10^{-3}$ Vs/rad	0.9	0.6	0.6

Bölüm (3)'te sunulan teorik analizde, artan zaman gecikmesinin uyarıcı kontrol sistemini dengesiz hale getirdiğini incelemek ve göstermek için gecikmeli sistemin ($\tau=0$) sabit olması gerektiğini hatırlayalım. Gecikmesiz uyarıcı kontrol sistemi en azından marjinal düzeyde kararlı olacak şekilde maksimum kesir dereceli PI denetleyici kazanç aralığı, Routh-Hurwitz kararlılık kriteri (Ogata, 1990) karakteristik denklemine uygulanarak veya Matlab/Simulink benzetim çalışmaları ile yapılabilir.

$K_P=0.1-0.9$ aralığında oransal kontrol sağlayıcı kazançlarının belirli bir seti için maksimum integral denetleyici kazanç değerleri K_I Çizelge 4.1'de verilmektedir. Analiz ve simülasyonlarda kullanılacak K_I kazançlarının, gecikmesiz sistemin kararlı olması için K_I^* 'dan küçük olması gerekmektedir.

4.2 Teorik Sonuçlar

Teorik analiz için, oransal denetleyici kazançlarının değerleri $K_P=0.1-0.9$ aralığında ve integratör kazanç değerleri de $K_I=0.1-1.5$ aralığında seçilir. Buna bağlı olarak kesir dereceli integral sabiti λ değeri gecikmeli uyarma kontrol sisteminin kararlı olacağı şekilde seçilir ve bunlar aynı zamanda (3.8) polinomunun yalnızca bir pozitif reel kök ω_c^2 olduğu bölgedir.

1.Adım: (Ayasun, 2013)'de verilen sistem parametreleri kullanılarak, kazanç-faz payı parametreleri, PI denetleyicinin kazanç parametreleri ve kontrolörün kesir derecesi değeri Çizelge 4.1'de verilmiştir.

2.Adım: Şekil 2.1'de verilen sistemin Çizelge 4.1'deki parametreler yerlerine yazılarak kesir derecesi içeren zaman gecikmeli sistemin karakteristik denklemi, Denklem (4.1) ile elde edilir.

$$\Delta(s, \tau, \lambda) = p_3 s^{2+\lambda} + p_2 s^{1+\lambda} + p_1 s^\lambda + (q_1 s^\lambda + q_0) e^{-s\tau} = 0 \quad (4.1)$$

Eşitlikte verilen ifadelerde değerlerini yerlerine konulduğunda:

$\lambda=0.6$ için:

$$p_3 = 1$$

$$p_2 = \frac{R_a}{L_a} + \frac{B}{J} = 28.5809$$

$$p_1 = \frac{R_a B + K K_a}{J L_a} = 60.3398$$

K_P ve K_I sırasıyla oransal denetleyici kazançları ve integral denetleyici kazançları ifadelerinin belirlendiği bu değerleri yerlerine konduğunda ise:

$$K_P=0.9$$

$$K_I=0.6$$

Bu değerlere bağlı olarak q_1 ve q_0 değerleri de bunlara bağlı olarak aşağıdaki gibi ifade edilir.

$$q_1 = \frac{KK_p}{JL_a} = 1826.84$$

$$q_0 = \frac{KK_1}{JL_a} = 1217.89$$

3.Adım: Bölüm 3'de verilen yöntemin kullanılabilmesi için Denklem (4.1)'de verilen karakteristik denklemi $s = jw$ olarak düzenlenip ve yukarıda bulunan değerler yerlerine aşağıdaki gibi yerlerine yazılmıştır.

$$\Delta(jw_c, \tau, \lambda) = (jw_c)^{2.6} + 28.5809(jw_c)^{1.6} + 60.3398(jw_c)^{0.6} + (1826.84(jw_c)^{0.9} + 1217.89)e^{-jw_c\tau} = 0 \quad (4.2)$$

4.Adım: Denklem (3.4) yardımıyla sistemdeki üstel terimin eliminasyonu gerçekleştirilir. Üstel terim içermeyen yeni polinom aşağıdaki gibi yazılabilir. Denklem (4.3)'de elde edilen $\square_c$ 'ye bağlı olan polinomun çözümünden bir adet pozitif reel kök bulunmaktadır.

$$W(w_c) = P(jw_c) * \bar{P}(jw_c) - Q(jw_c) * \bar{Q}(jw_c)$$

$$W(w_c) = (w_c)^{5.2} + [(28.58)^2 - 2(60.33)](w_c)^{3.2} + [(60.33)^2 - (1826.8)^2](w_c)^{1.2} + 2 \cos\left(\frac{\pi \cdot 0.6}{2}\right) (1826.8 * 1217.9)(w_c)^{0.6} - (1217.9)^2 = 0 \quad (4.3)$$

Denklem (4.3) için gerekli işlemler yapıldıktan sonra $W(w_c) = 37.0658$ rad/s olan bir adet reel kök bulunur.

$$j^{0.6} = 0.5878 + 0.8090i \quad a = 0.5878$$

$$b=0.8090$$

Bulduğumuz bu değerleri denklem (3.21)'de yerine yazıp gerekli hesaplamaları yaptıktan sonra maksimum zaman gecikmesini aşağıdaki gibi buluruz.

$$\tau = \frac{1}{w_c} \tan^{-1} [(w_c^{1+2\lambda} (a^2 q_1 p_2 + b^2 q_1 p_2) + a q_0 p_2 w_c^{1+\lambda} - b q_0 p_3 w_c^{2+\lambda} + b q_0 p_1 w_c^\lambda)] / [(w_c^{2+2\lambda} (a^2 q_1 p_3 + b^2 q_1 p_3) + w_c^{2\lambda} (-a^2 q_1 p_1 - b^2 q_1 p_1) + a q_0 p_3 w_c^{2+\lambda} - a q_0 p_1 w_c^\lambda + b q_0 p_2 w_c^{1+\lambda})]$$

$$\tau = \frac{1}{38.0658} \tan^{-1} [38.0658^{2.2} (0.5878^2 * 1826.84 * 28.5809 + 0.8090^2 * 1826.84 * 28.5809) + 0.5878 * 1217.89 * 28.5809 * 38.0658^{1.6} - 0.8090 * 1217.89 * 38.0658^{2.6} + 0.8090 * 1217.89 * 60.3398 * 38.0658^{0.6}] / [(38.0658^{3.2} (0.5878^2 * 1826.84 + 0.8090^2 * 1826.84) + 38.0658^{1.2} (-0.5878^2 * 1826.84 * 60.3398 - 0.8090^2 * 1826.84 * 60.3398) + 0.5878 * 1217.89 * 38.0658^{2.6} - 0.5878 * 1217.89 * 60.3398 * 38.0658^{0.6} + 0.8090 * 1217.89 * 28.5809 * 38.0658^{1.6})]$$

Gerekli matematiksl işlemler yapılarak, $\tau=0.01464$

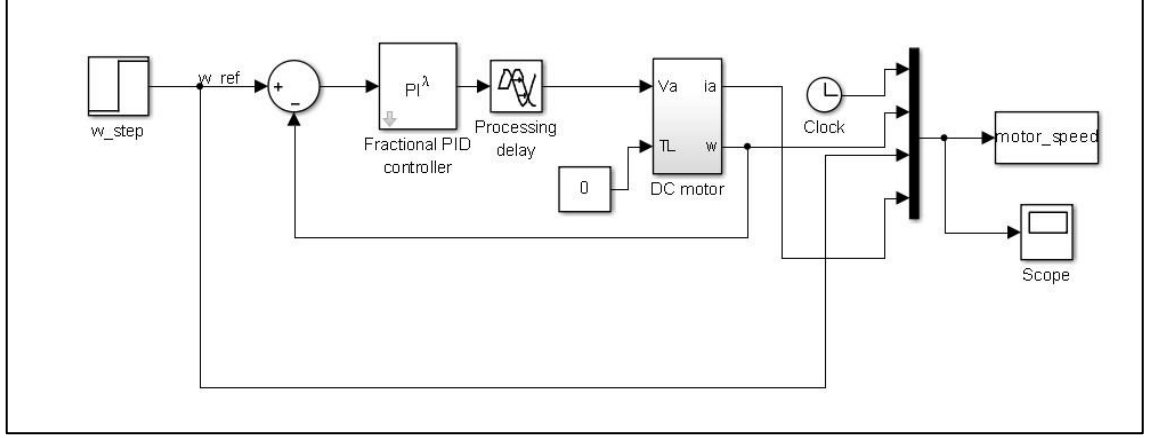
sn bulunur.

4.3 Matlab/Simulink ile Teorik Sonuçların Doğrulanması

Bu çalışmada, yukarıda verilen adımlar uygulanarak zaman gecikmeli jeneratör uyarma kontrol sisteminde kesir dereceli denetleyici kullanılması durumundaki kararlılık analizi gerçekleştirilmiştir.

Matlab/Simulink benzetim programı, maksimum zaman gecikmesinde teorik sonuçları doğrulamak için kullanılmıştır. Şekil 2.2'de sunulan uyarma sisteminin Simulink modeli Şekil 4.1'de verilmiştir. Kesir dereceli PI denetleyicisi ve geri besleme yolundaki zaman gecikmesi sırasıyla kesirli dereceli PI denetleyici bloğu ve işlem gecikmesi bloğu kullanılarak modellenmiştir. Herhangi bir gecikme ve sistem parametreleri için, birim

basamak girişinde sistem tepkisini sağlayabiliriz. Motor_speed ve scope kutuları, birim basamak girişinde çıkış gerilimi verilerini ve dalga formlarını elde etmektedir.



Şekil 4.1. Zaman gecikmeli bir DC motor hız kontrol sisteminin Matlab/Simulink diyagramı

Bu diyagramda DC motorun gerekli değerleri girildikten sonra kullanıcı PID denetleyiciye oransal ve integral kazançlarını (K_P ve K_I) ve kesir değerli integral sabiti (λ) değerlerini girecektir. Daha sonra hesaplanan zaman gecikmesi de girildikten sonra matlab / simulink programı bize sistemin kararlı olup olmadığını grafiksel olarak gösterecektir.

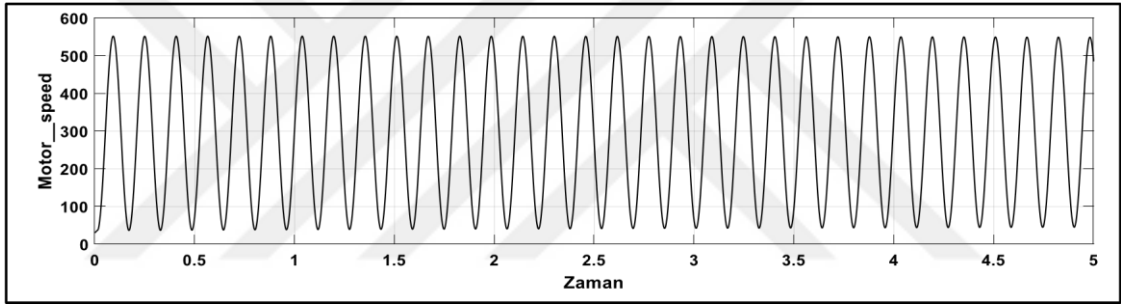
Matlab/Simulink'te gerçekleşen DC motor hız kontrol sisteminin farklı kazanç değerlerinde ve farklı kesir derece değerlerinde simülasyon sonuçları alınmıştır. Buna göre ilk olarak $\lambda=0.6$ değerinde; kesir dereceli PI denetleyici değeri için oransal denetleyici kazançları $K_P = 0.1 - 0.9$ ve integral denetleyici kazançları $K_I = 0.1 - 1.5$ aralığında seçilerek sonuçlar değerlendirilmiştir.

Çizelge 4.2. $\lambda=1$ için sistemin maksimum zaman gecikmesi sonuçları

$K_I(s-1)$	$\tau(s)$				
	$K_P = 0.1$	$K_P = 0.3$	$K_P = 0.5$	$K_P = 0.7$	$K_P = 0.9$
0.1	0.2060	0.0564	0.0317	0.0219	0.0167
0.2	0.1815	0.0554	0.0314	0.0218	0.0167
0.3	0.1580	0.0544	0.0311	0.0217	0.0166
0.4	0.1374	0.0534	0.0308	0.0215	0.0165

0.5	0.1198	0.0524	0.0305	0.0214	0.0164
0.6	0.1049	0.0513	0.0303	0.0213	0.0164
0.7	0.0924	0.0503	0.0300	0.0211	0.0163
0.8	0.0818	0.0492	0.0297	0.0210	0.0162
0.9	0.0728	0.0482	0.0294	0.0209	0.0161
1.0	0.0650	0.0471	0.0291	0.0207	0.0161
1.1	0.0582	0.0461	0.0288	0.0206	0.0160
1.2	0.0523	0.0450	0.0285	0.0205	0.0159
1.3	0.0471	0.0440	0.0282	0.0204	0.0158
1.4	0.0425	0.0429	0.0279	0.0202	0.0158
1.5	0.0384	0.0419	0.0276	0.0201	0.0157

$\lambda=1$ için yapılan benzetim sonucu klasik PI denetleyiciyle yapılmaktadır. Böylece kesir dereceli kesir dereceli PI denetleyiciyle klasik PI denetleyici karşılaştırıldığında ortaya çıkan sonuçlar net bir şekilde gözlemlenmiştir.



Şekil 4.2. $\lambda=1$, $K_p=0.9$, $K_I=0.6$ ve $\tau=0.0164$ s değerleri için kararlılık analizi

Çizelge 4.2'den elde edilen $K_P = 0.9$ ve $K_I = 0.6 \text{ s}^{-1}$ değerine göre $\tau^* = 0.0164$ değerindeki benzetim sonucu ise Şekil 4.2'de gösterilmiştir.

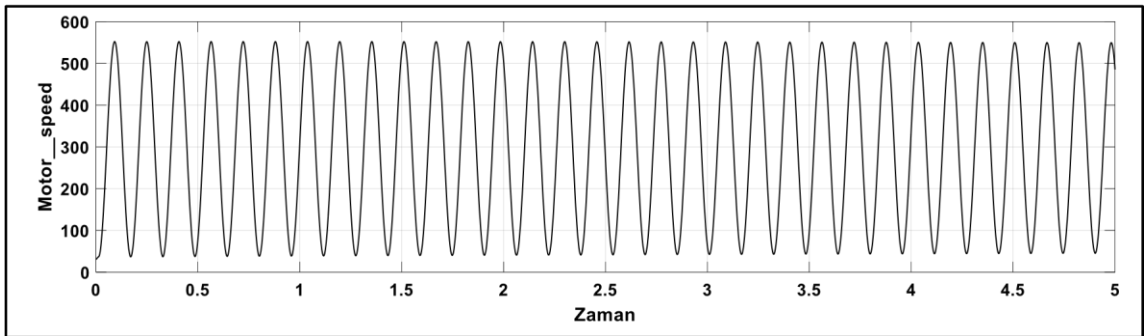
Çizelge 4.3. $\lambda=0.6$ için sistemin maksimum zaman gecikmesi sonuçları

$K_I(s^{-1})$	$\tau(s)$				
	$K_P = 0.1$	$K_P = 0.3$	$K_P = 0.5$	$K_P = 0.7$	$K_P = 0.9$
0.1	0.1589	0.0528	0.0306	0.0214	0.0164
0.2	0.1187	0.0487	0.0292	0.0208	0.0161
0.3	0.0933	0.0450	0.0280	0.0201	0.0157
0.4	0.0759	0.0417	0.0268	0.0195	0.0153
0.5	0.0634	0.0387	0.0257	0.0190	0.0150

0.6	0.0538	0.0359	0.0246	0.0184	0.0146
0.7	0.0464	0.0335	0.0235	0.0178	0.0143
0.8	0.0404	0.0312	0.0225	0.0173	0.0140
0.9	0.0355	0.0291	0.0216	0.0168	0.0136
1.0	0.0314	0.0272	0.0207	0.0163	0.0133
1.1	0.0279	0.0255	0.0199	0.0158	0.0130
1.2	0.0250	0.0239	0.0191	0.0153	0.0127
1.3	0.0224	0.0224	0.0183	0.0149	0.0124
1.4	0.0202	0.0211	0.0175	0.0144	0.0121
1.5	0.0182	0.0198	0.0168	0.0140	0.0118

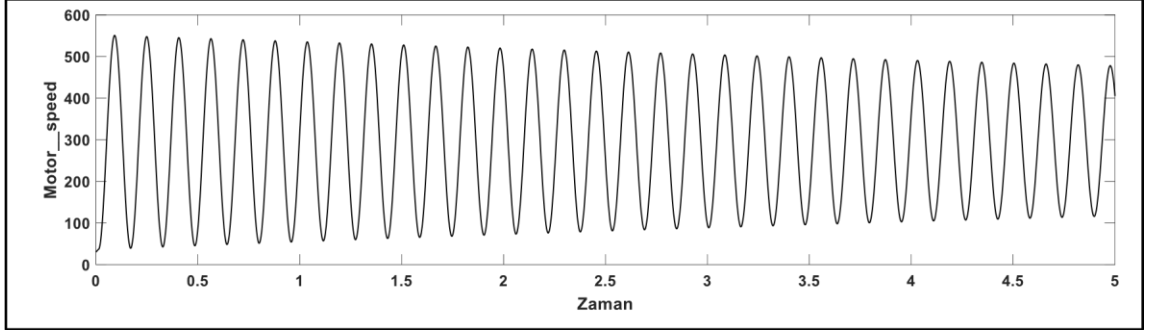
$\lambda=0.6$ değeri için elde edilen Çizelge 4.3'ten $K_P = 0.9$ ve $K_I = 0.6 \text{ s}^{-1}$ kazanç değerlerinde maksimum zaman gecikmesi $\tau = 0.01465 \text{ s}$ değeri seçildi. Bu gecikme değeri için simülasyon sonucu Şekil 4.3'de gösterilmektedir. Bu simülasyon sonucuna göre osilasyonların, teori tarafından öngörülen gecikme payında sınırdaki kararlı olduğu açıktır. Ayrıca Çizelge 4.2 ve Çizelge 4.3 kıyaslandığında $K_P = 0.1 - 0.9$ ve $K_I = 0.1 - 1.5$ aralığında seçilen FOPI denetleyici kazançlarının $\lambda=0.6$ durumunda $\lambda=1$ 'e göre daha küçük gecikme değerlerinin hesaplandığını göstermektedir. $\lambda=0.6$ durumu, belirtilen denetleyici aralığı için maksimum zaman gecikmesi bakımından DC motor hız kontrol sistemin kararlılığını olumsuz yönden etkilemektedir.

$\lambda=0.6$ değerinde $K_P = 0.9$ ve $K_I = 0.6 \text{ s}^{-1}$ değerleri aynı kalarak maksimum zaman gecikmesinde, maksimum zaman gecikmesinden fazla ve maksimum zaman gecikmesinden küçük değerler alınarak yapılan simülasyon sonuçları ve bunlara bağlı olarak yapılan kıyaslamalar aşağıda verilmiştir.



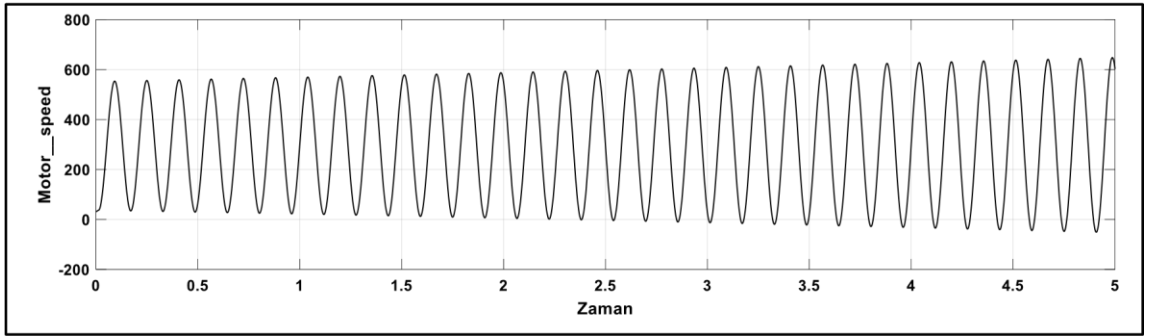
Şekil 4.3. $\lambda=0.6$, $K_P=0.9$, $K_I=0.6$ ve $\tau=0.0146 \text{ s}$ değerleri için kararlılık analizi

Aynı kazanç değerlerinde ise zaman gecikmesinin, maksimum zaman gecikmesinden az olduğunda uyarma kontrol sisteminin kararlı olması beklenir. Beklenen bu durumu gösteren simülasyon sonucu Şekil 4.4'te gösterilmiştir.



Şekil 4.4. $\lambda=0.6$, $K_p=0.9$, $K_i=0.6$ ve $\tau=0.01455$ s değerleri için kararlılık analizi

$\tau^* = 0.01455$ olarak yapılan simülasyon sonucunda da sistem azalan salınımlara sahiptir. Benzer şekilde zaman gecikmesi, maksimum zaman gecikmesinden daha büyük olduğunda ise sistem $\tau^* = 0.01475$ s değeri için Şekil 4.5'de gösterildiği gibi artan salınımlara sahip olacaktır.



Şekil 4.5. $K_p=0.9$, $\lambda=0.6$, $K_i=0.6$ ve $\tau=0.01475$ s değerleri için kararlılık analizi

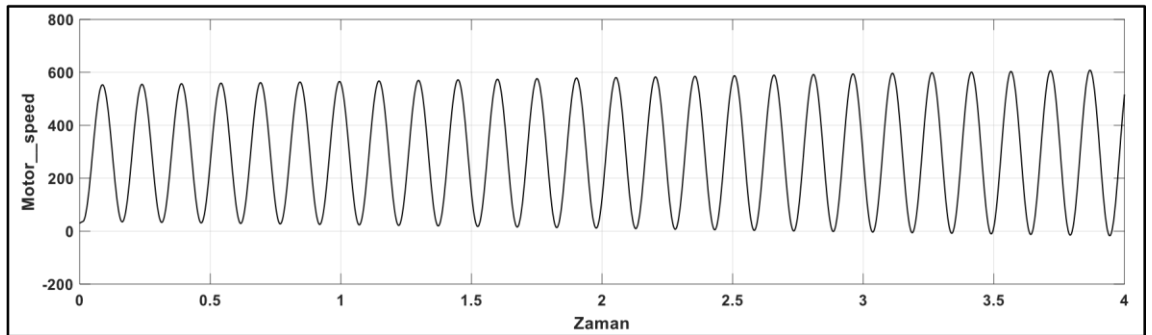
Şekil 4.5'te de görüldüğü gibi sistem artan salınımlara sahiptir. Yani sistemdeki gecikme maksimum zaman gecikmesinden fazla olduğunda sistem kararsız olur.

Aynı kesir dereceli PI denetleyici kazanç değerleriyle $\lambda=0.4$ değerinde simülasyonu doğrulamak için Çizelge 4.4'ten maksimum zaman gecikmesi $\tau^* = 0.0130$ s değeri ele alınır. Bu gecikme değeri için simülasyon sonucu Şekil 4.5'te gösterilmektedir.

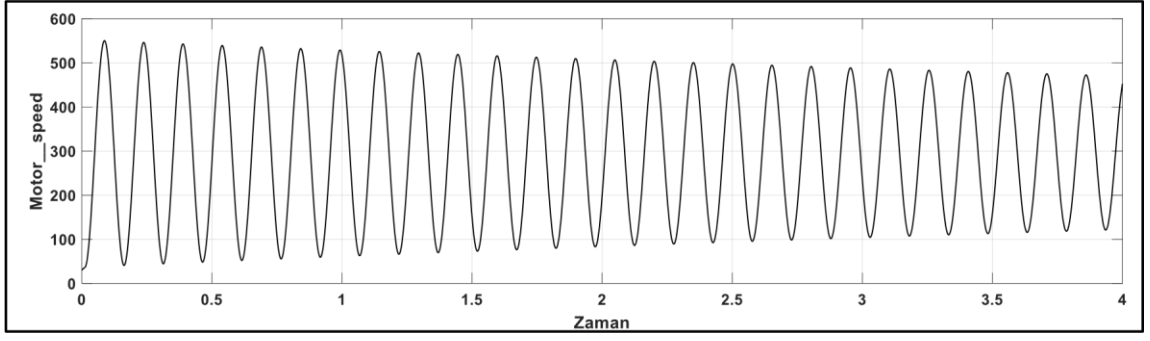
Çizelge 4.4. $\lambda=0.4$ için sistemin maksimum zaman gecikmesi sonuçları

$K_I(s-1)$	$\tau(s)$				
	$K_P = 0.1$	$K_P = 0.3$	$K_P = 0.5$	$K_P = 0.7$	$K_P = 0.9$
0.1	0.1344	0.0493	0.0292	0.0205	0.0161
0.2	0.0936	0.0431	0.0270	0.0194	0.0152
0.3	0.0710	0.0381	0.0250	0.0184	0.0145
0.4	0.0564	0.0340	0.0232	0.0174	0.0140
0.5	0.0465	0.0302	0.0214	0.0165	0.0132
0.6	0.0391	0.0273	0.0201	0.0155	0.0130
0.7	0.0334	0.0250	0.0186	0.0150	0.0122
0.8	0.0291	0.0226	0.0175	0.0142	0.0116
0.9	0.0255	0.0206	0.0164	0.0133	0.0112
1.0	0.0225	0.0191	0.0154	0.0127	0.0110
1.1	0.0202	0.0174	0.0145	0.0122	0.0104
1.2	0.0182	0.0161	0.0135	0.0116	0.0101
1.3	0.0163	0.0150	0.0130	0.0111	0.0096
1.4	0.0150	0.0140	0.0122	0.0105	0.0092
1.5	0.0134	0.0132	0.0115	0.0101	0.0090

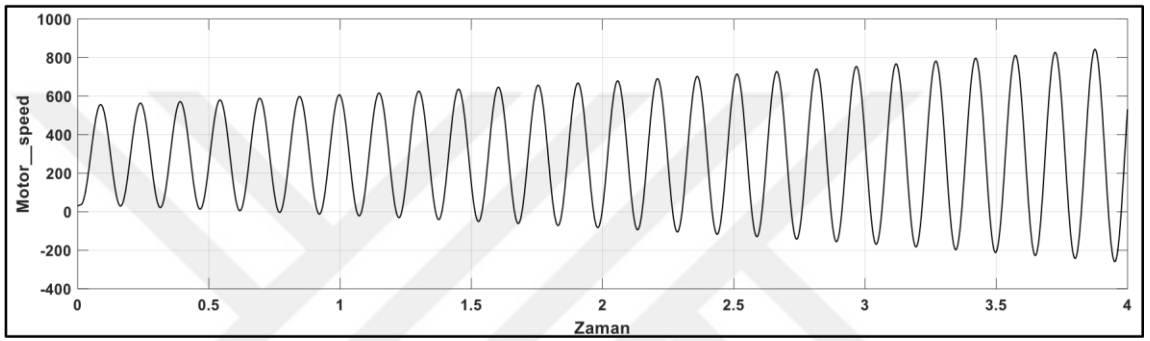
$\lambda=0.6$ için Çizelge 4.3. ve $\lambda=0.4$ için Çizelge 4.4. kıyaslandığında kesir dereceli PI denetleyicinin tüm kazanç değerlerinde maksimum zaman gecikme değerlerinin $\lambda=0.6$ değerinde daha büyük olduğu görülmektedir. Bu durum $\lambda=0.6$ değeri için sistemin kararlılığını olumlu yönde etkilediğini göstermektedir. Ayrıca $\lambda=0.4$ değerindeki kesir dereceli denetleyicinin zaman gecikmesi değerleri üzerindeki etkisini tam anlamıyla görebilmek için, $K_P = 0.9$ ve $K_I = 0.6 \text{ s}^{-1}$ kazançlarındaki değerleri seçilerek sadece bu değerlerde bulunan maksimum zaman gecikmesi değiştirilerek sistemin kararlılığı Şekil 4.6, Şekil 4.7 ve Şekil 4.8’de grafiksel olarak verilmiştir.



Şekil 4.6. $\lambda=0.4$, $K_p=0.9$, $K_i=0.6$ ve $\tau=0.01300$ s değerleri için kararlılık analizi



Şekil 4.7. $\lambda=0.4$, $K_p=0.9$, $K_i=0.6$ ve $\tau=0.01280$ s değerleri için kararlılık analizi



Şekil 4.8. $\lambda=0.4$, $K_p=0.9$, $K_i=0.6$ ve $\tau=0.01320$ s değerleri için kararlılık analizi

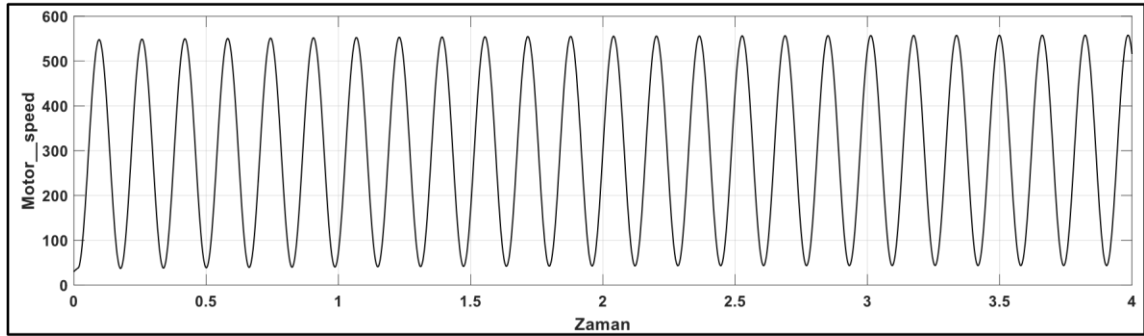
$\lambda=0.4$ değeri için sistemin grafiksel sonuçları yukarıdaki gibidir. Şekil 4.6 için sistem eşit aralıklı bir salınım gösterdiği için sınırda kararlıdır. Maksimum zaman gecikmesini biraz azalttığımız zaman sistemin yapmış olduğu salınımlar azalan salınımlar olarak devam ediyor. Yani bu durumda sistem kararlı oluyor. Maksimum zaman gecikmesini biraz artırdığımız zaman ise sistem salınımları gittikçe artmaktadır. Bu da bize sistemin kararsız olduğunu gösteriyor.

Çizelge 4.5. $\lambda=1.2$ için sistemin maksimum zaman gecikmesi sonuçları

$K_I(s^{-1})$	$\tau(s)$				
	$K_p = 0.1$	$K_p = 0.3$	$K_p = 0.5$	$K_p = 0.7$	$K_p = 0.9$
0.1	0.2229	0.0570	0.0319	0.0220	0.0168
0.2	0.2130	0.0567	0.0318	0.0220	0.0168
0.3	0.1989	0.0564	0.0317	0.0219	0.0167
0.4	0.1822	0.0561	0.0316	0.0219	0.0167
0.5	0.1646	0.0557	0.0315	0.0218	0.0167

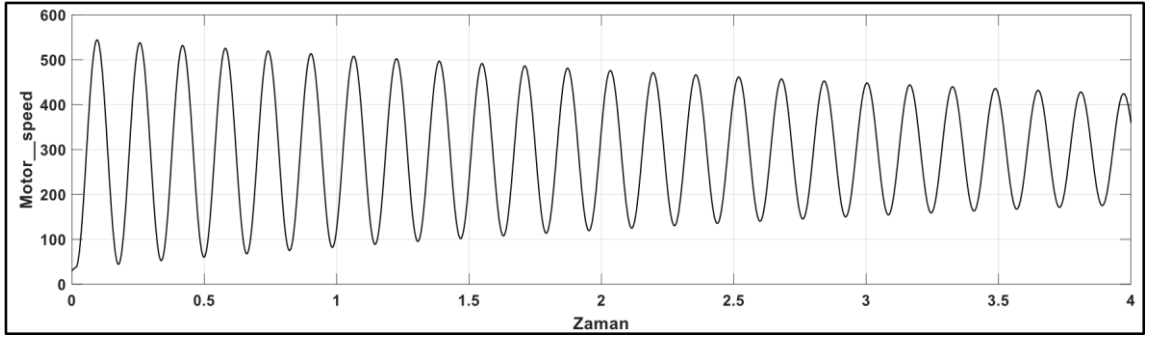
0.6	0.1476	0.0553	0.0314	0.0218	0.0167
0.7	0.1320	0.0550	0.0313	0.0217	0.0166
0.8	0.1180	0.0546	0.0312	0.0217	0.0166
0.9	0.1056	0.0542	0.0311	0.0216	0.0166
1.0	0.0947	0.0538	0.0310	0.0216	0.0166
1.1	0.0850	0.0533	0.0309	0.0215	0.0165
1.2	0.0764	0.0529	0.0307	0.0215	0.0165
1.3	0.0689	0.0525	0.0306	0.0214	0.0165
1.4	0.0621	0.0520	0.0305	0.0214	0.0164
1.5	0.0560	0.0515	0.0304	0.0214	0.0164

$\lambda=1.2$ için Çizelge 4.5., $\lambda=0.6$ için Çizelge 4.3., $\lambda=0.4$ için Çizelge 4.4. ve $\lambda=1$ için Çizelge 4.2. kıyaslandığında kesir dereceli PI denetleyicinin tüm kazanç değerlerinde maksimum zaman gecikme değerleri göz önüne alındığında kesir dereceli integral sabitinin değeri ne kadar fazla olursa sistemin o oranda kararlı olduğu görülmektedir. Aşağıda $\lambda=1.2$ değerindeki kesir dereceli denetleyicinin zaman gecikmesi değerleri üzerindeki etkisini tam anlamıyla görebilmek için, $K_P = 0.9$ ve $K_I = 0.6 \text{ s}^{-1}$ kazançlarındaki hesaplana maksimum zaman gecikmesi değeri değiştirilerek Şekil 4.9, Şekil 4.10 ve Şekil 4.11’de grafiksel olarak kararlılık sonuçları verilmiştir.



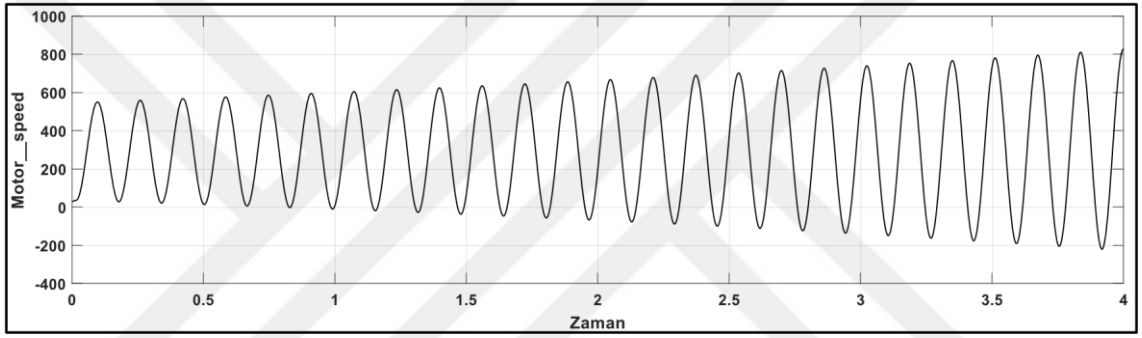
Şekil 4.9. $\lambda=1.2$, $K_P=0.9$, $K_I=0.6$ ve $\tau=0.0167 \text{ s}$ değerleri için kararlılık analizi

Şekil 4.9’da görüldüğü gibi farklı değerdeki kesir dereceli integral sabitinin ve aynı kazanç değerlerindeki maksimum zaman gecikmesi için oluşan şekil yukarıdaki gibidir. Şekildeki salınımlar eşit değerde olduğu için sistem sınırda kararlı olup Çizelge 4.4’ü doğrulamaktadır. Aşağıdaki şekillerde ise bu maksimum zaman gecikmesinin alt ve üst değeri için oluşan şekiller gösterilmektedir.



Şekil 4.10. $\lambda=1.2$, $K_p=0.9$, $K_i=0.6$ ve $\tau=0.0164$ s değerleri için kararlılık analizi

Aynı kazanç değerleri için maksimum zaman gecikmesi biraz azaltıldığı zaman sistem azalan bir salınım gösterir. Bu da sistemin kararlı olduğu anlamına gelir.



Şekil 4.11. $\lambda=1.2$, $K_p=0.9$, $K_i=0.6$ ve $\tau=0.0170$ s değerleri için kararlılık analizi

Maksimum zaman gecikmesini biraz arttırdığımız zaman ise sistem gittikçe artan salınım göstermektedir. Bu da bize sistemin kararsız yapıda olduğunu gösterir.

BÖLÜM V

SONUÇLAR

Bu tez çalışmasında doğru akım motor hız kontrolü için kesirli dereceli PI denetleyici tasarımı ve zaman gecikmesine bağlı kararlılık analizi çalışması yapılmıştır. Kesirli dereceli PI denetleyici kazançlarının çeşitli değerleri için kararlılık gecikme payı değerlerini hesaplamak üzere teorik bir yöntem kullanılmıştır. Teorik hesaplamalar sonucu bulunan kararlılık gecikme payı sonuçlarının doğruluğu Matlab/Simulink programında görsel olarak kanıtlanmıştır. Teorik olarak elde edilen kararlılık gecikme payı sonuçları ile simülasyon yardımıyla belirlenen sonuçlar arasındaki yüzde hatalarının ihmal edilebilir olduğu gözlenmiştir. Bu nedenle önerilen yöntem, kesirli dereceli PI denetleyici tasarımı ve zaman gecikmesine bağlı kararlılık analizi için etkili bir yöntemdir.

Zaman gecikmeli DC motor hız kontrol sistemlerinde kullanıcı tarafından girilen kesir dereceli integral sabiti, oransal ve integral kazançlarının sistemin kararlılığına olan etkisi incelenmiştir. Bölüm 3'de verilen üstel terimin eliminasyon yöntemi zaman gecikmeli sistemlerde sistemin sınırdaki kararlı olacağı maksimum zaman gecikmesinin hesaplanması için bu tez çalışmasında kullanılan yöntemlerdir. Hesaplanan gecikme değerlerinin doğruluğu Matlab/Simulink programı kullanılarak yapılan benzetim çalışmalarında görülmüştür. Ayrıca, sistemin ölçüm ve veri transferinden kaynaklanan zaman gecikme değeri bilindiği takdirde sistemin kararlılığını kaybetmeden maksimum gecikme zamanı belirlenmiştir.

Bölüm 4'de yapılan analizde, Hamamci ve Koksall (2010) tarafından önerilen yöntem kullanılarak zaman gecikmeli bir sistemin kararlılığını garantileyen denetleyici parametre değerleri (K_I, K_P) düzleminde elde edilen grafiklerde gösterilmiştir. Kazanç ve faz payının sisteme dâhil olmaması durumunda, belirlenen zaman gecikmesi için sistemin maksimum zaman gecikmesi hesaplanmıştır. Daha sonra, hesaplanan zaman gecikmesinden seçilen denetleyici parametrelerinde sistemin kararlılık analizi yapılmıştır. Bu sayede, sistemin kararlılığını garantileyen denetleyici parametreleri elde edilmiştir.

$\lambda=1$, $\lambda=0.6$, $\lambda=0.4$ ve $\lambda=1.2$ değerlerinde yapılan benzetim sonuçları karşılaştırılmıştır. Kesir dereceli PI denetleyicinin $\lambda=0.4$ ve $\lambda=0.6$ kesir derecesi değerinde hesaplanan gecikme değerinin $\lambda=1$ değerine göre seçilen denetleyici kazanç değerleri için daha küçük gecikme değerlerinin hesaplandığı görülmüştür. Bu durum sistemin tolere edebileceği gecikme değerlerinin başka bir anlamda, gecikmeye göre kararlılığın azaldığını göstermektedir. Aynı zamanda sistemdeki zaman gecikmesi maksimum zaman gecikmesini aştığı durumda sistemi karasız yaptığı gözlemlenmiştir. $\lambda=1.2$ değerinde ise $\lambda=1$ değerine göre daha büyük gecikme değerlerinin hesaplandığı görülmüştür. Ayrıca teorik ve benzetim sonuçlarının, zaman gecikmesinin sistem dinamiğini olumlu yönde etkilediğini ve hatta kritik değerleri aştığında sistemin kararlılığına sebep olduğunu ortaya koymuştur. Kesir derecesi değeri arttırıldığında sistemin seçilen kazanç değerleri için zaman gecikmeli DC motor hız kontrol sistemin kararlılığını olumlu yönde etkilediği görülmüştür. Bu nedenle, denetleyici tasarım ve kazanç değerlerinin seçiminde zaman gecikmeleri mutlaka dikkate alınmalıdır.

Yapılan çalışma hem sistemin dinamik performansını iyileştirmeye yönelik hem de kesir dereceli PI denetleyicilerin sistemin çalışma performansı üzerindeki etkisini incelemek açısından literatüre katkı sağlayacak sonuçlar elde edilmiştir. Bölüm 3 ve Bölüm 4'te yapılan kesir dereceli PI denetleyici içeren zaman gecikmeli DC motor uyarma kontrol sistemlerinin kararlılık analizleri ile tez çalışması sonlandırılmıştır.

KAYNAKLAR

Alomoush, M. I., "Load frequency control and automatic generation control using fractional-order controllers", *Electrical Engineering* 91(7), 357-368, 2010.

Antsaklis, P. and Baillieul, J., "Guest editorial special issue on networked control systems", *IEEE Transactions on Automatic Control* 49(9), 1421-1423, 2004.

Ayasun, S., "Computation of time delay margin for power system small-signal stability", *European Transactions on Electrical Power* 19(7), 949-968, 2009.

Ayasun, S., "Stability analysis of time-delayed DC motor speed control system", ***Turkish Journal of Electrical Engineering & Computer Sciences*** 21(2), 381-393, 2013.

Bhowmik, S., Tomsovic, K. and Bose, A., "Communication models for third party load frequency control", ***IEEE Transactions on Power Systems*** 19(1), 543-548, 2004.

Chen, J., Gu, G. and Nett, C. N., "A new method for computing delay margins for stability of linear delay systems", ***Systems & Control Letters*** 26(2), 107-117, 1995.

Chen, S. C., Chang, T. C., Liu, P. T., Wu, Y.-C., Ko, C. C., Yang, S., Feng, L. W., Sze, S., Chang, C.-Y. and Lien, C. H., "Pi-shape gate polycrystalline silicon thin-film transistor for nonvolatile memory applications", ***Applied Physics Letters*** 91(21), 21-31, 2007.

Hamamci, S. E. and Koksall, M., "Calculation of all stabilizing fractional-order PD controllers for integrating time delay systems", ***Computers & Mathematics with Applications*** 59(5), 1621-1629, 2010.

Kim, D. S., Lee, Y. S., Kwon, W. H. and Park, H. S., "Maximum allowable delay bounds of networked control systems", ***Control Engineering Practice*** 11(11), 1301-1313, 2003.

Kundur, P., Balu, N. J. and Lauby, M. G., Power System Stability and Control, ***McGrawHill***, New York, USA, 1994.

Mori, T., "Criteria for asymptotic stability of linear time-delay systems", ***IEEE Transactions on Automatic Control*** 30(2), 158-161, 1985.

Ogata, K., "Modern Control Engineering", ***Journal*** 1990.

Olgac, N. and Sipahi, R., "An exact method for the stability analysis of time-delayed linear time-invariant (LTI) systems", ***IEEE Transactions on Automatic Control*** 47(5), 793-797, 2002.

Pakzad, M. A. and Moaveni, B., "Delay-Dependent state estimation for time delay systems", ***WSEAS Transaction on Systems and Control*** 8(1), 1-10, 2013.

Pakzad, M. A. and Nekoui, M. A., "Stability map of multiple time delayed fractional order systems", *International Journal of Control, Automation and Systems* 12(1), 3743, 2014.

Pakzad, M. A. and Nekoui, M. A., "Direct method for stability analysis of fractional delay systems", *International Journal of Computers Communications & Control* 8(6), 863868, 2013.

Pakzad, M. A. and Pakzad, S., "Stability criteria for a generator excitation system with fractional-order controller and time delay", *American Control Conference (ACC)*, Seattle, USA, 24–26 May, 2017.

Pakzad, M. A., Pakzad, S. and Nekoui, M. A., "Stability analysis of multiple time delayed fractional order systems", *Journal* 170-175, 2013a.

Pakzad, M. A., Pakzad, S. and Nekoui, M. A., "Stability analysis of time-delayed linear fractional-order systems", *International Journal of Control, Automation and Systems* 11(3), 519-525, 2013b.

Pakzad, S. and Pakzad, M. A., "Stability condition for discrete systems with multiple state delays", *WSEAS Transaction on Systems and Control* 6(11), 417-426, 2011.

Tepljakov, A., "Fractional-order calculus based identification and control of linear dynamic systems", *Tallinn University of Technology* 2(2), 51-62, 2011.

Tepljakov, A., Petlenkov, E. and Belikov, J., "FOMCOM: a MATLAB toolbox for fractional-order system identification and control", *International Journal of Microelectronics and Computer Science* 2(2), 51-62, 2011.

Tipsuwan, Y. and Chow, M. Y., "Control methodologies in networked control systems", *Control Engineering Practice* 11(10), 1099-1111, 2003.

Walton, J. K. E. and Marshall, J. E., "Direct method for TDS stability analysis", *IEEE Proceeding Part D* 134, 101-107, 1987.

ÖZ GEÇMİŞ

Recep BOLAT 08.06.1992 tarihinde Adana’da doğdu. İlk, orta ve lise öğretimini Adana’da tamamladı. 2011 yılında girdiği Niğde Üniversitesi Elektrik-Elektronik Mühendisliği Bölümü’nden Haziran 2016’da mezun oldu. Ağustos 2016’da Niğde Ömer Halisdemir Üniversitesi Elektrik-Elektronik Mühendisliği Bölümü’nde yüksek lisans öğrenimine başladı. Bu tarihten itibaren Niğde Ömer Halisdemir Üniversitesi Elektrik-Elektronik Mühendisliği Bölümü’nde yüksek lisans eğitimine devam etmektedir. Kesirli dereceli PI denetleyici tasarımı ve zaman gecikmesine bağlı kararlılık analizi üzerine çalışmalar gerçekleştirmektedir.

